

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-204605

(43)公開日 平成8年(1996)8月9日

(51)Int.Cl.<sup>6</sup>

識別記号

府内整理番号

F 1

技術表示箇所

H 04 B 1/40

1/04

R

H 04 L 27/36

27/20

Z

H 04 L 27/00

F

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21)出願番号

特願平7-14103

(22)出願日

平成7年(1995)1月31日

(71)出願人 000005429

日立電子株式会社

東京都千代田区神田和泉町1番地

(72)発明者 山本 裕之

東京都小平市御幸町32番地 日立電子株式  
会社開発研究所内

(74)代理人 弁理士 高橋 明夫 (外1名)

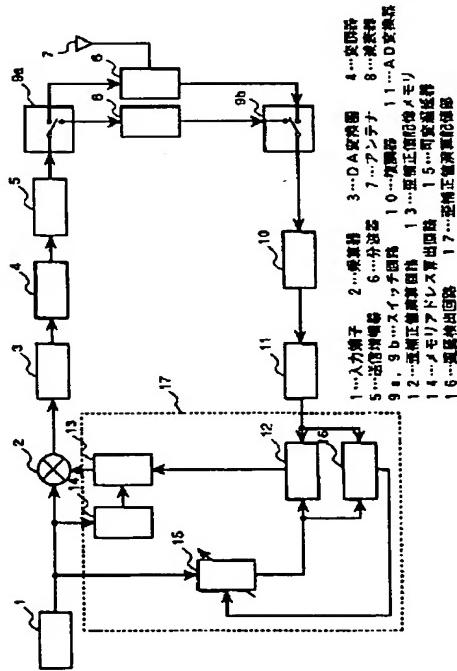
(54)【発明の名称】 無線機および無線機の使用方法

(57)【要約】

【目的】送信増幅器の送信出力信号を減衰器で減衰させて帰還させる帰還回路の入出力側にそれぞれスイッチ回路を設け、各スイッチ回路を各送信スロット終了毎に切り換えるとともに、各送信スロット間の空きスロットの時間にテスト信号を使用して送信増幅器の歪補正值を算出し、テスト信号による歪補正值を使用して、送信増幅器の出力で発生する歪を補正するようにした無線機および無線機の使用方法を提供する。

【構成】少なくとも、送信増幅器5と、減衰器8を有する帰還回路と、歪補正值算出記憶部17とを具備し、送信増幅器5の出力歪を補正した送信山形信号を出力する無線機において、減衰器8を有する帰還回路への送信出力信号の入力を切り換えるスイッチ回路9aと、減衰器8を有する帰還回路からの送信出力信号の出力を切り換えるスイッチ回路9bとを具備し、各スイッチ回路を送信入力信号の各送信スロット終了毎に切り換える。

図 1



1

## 【特許請求の範囲】

【請求項1】少なくとも、送信入力信号により変調された変調信号を増幅する送信増幅器と、該送信増幅器の送信出力信号を帰還させる、減衰器を有する帰還回路と、

該帰還回路により帰還した前記送信出力信号を復調した復調送信出力信号と前記送信入力信号とを比較して歪補正值を算出し記憶する歪補正值算出記憶部とを具備し、前記歪補正值算出記憶部より読み出した前記歪補正值により、前記送信入力信号を前記送信入力信号の振幅値に応じて歪ませ、前記送信増幅器の出力歪を補正した前記送信出力信号をアンテナへ出力するようにした無線機において、

前記送信増幅器の出力を前記減衰器を有する前記帰還回路または前記アンテナへ切り換え接続するスイッチ回路と、

前記減衰器を有する前記帰還回路からの前記送信出力信号または前記アンテナからの受信入力信号を復調回路へ切り換え接続するスイッチ回路とを具備し、

前記各スイッチ回路を前記送信入力信号の各送信スロット終了毎に帰還回路側に切り換えることを特徴とする無線機。

【請求項2】請求項1記載のものにおいて、歪補正值演算記憶部は、

送信入力信号より振幅値に応じてアドレスを算出するメモリアドレス算出回路と、

前記アドレスにより記憶している歪補正值を読み出す歪補正值記憶メモリと、

前記送信入力信号を遅延させ、遅延した前記送信入力信号を出力する可変遅延器と、

前記遅延した送信入力信号と復調送信出力信号とを比較して前記復調送信出力信号の遅延量を検出し、前記可変遅延器へ出力する遅延検出回路と、

前記可変遅延器からの前記遅延した送信入力信号と前記復調送信出力信号とを比較し演算して前記歪補正值を前記歪補正值記憶メモリへ出力する歪補正值演算回路とを有することを特徴とする無線機。

【請求項3】請求項1記載の無線機において、各スイッチ回路を送信入力信号の各送信スロット終了毎に切り換えるとともに、

前記送信入力信号の前記送信スロットと前記送信スロットとの間にテスト信号スロットを設けて、該テスト信号スロット毎にテスト信号を送信入力信号として入力し、

前記テスト信号を帰還させ復調し、歪補正值演算記憶部で比較する復調送信入力信号として使用し、送信増幅器で発生する出力歪を補正することを特徴とする無線機の使用方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、送信入力信号と復調送

2

信出力信号とを比較して補正值を算出し、該補正值であらかじめ変調信号を歪ませ、歪ませた変調信号を送信増幅器に入力することにより、送信増幅器で発生する出力歪を補正するようにしたブレディストータ方式の無線機の改良に関するものである。

## 【0002】

【従来の技術】一般に、移動通信用のデジタル化無線機としてQPSKや多値QAMのような線形変調方式を使用する場合には、送信増幅器で発生する非線形歪により、受信誤り率の劣化や送信スペクトルの広がりによる隣接チャネルへの妨害が発生するため、送信増幅器に線形化補正をすることが必要となる。この線形化補正の一方として、従来から無線機においては、送信増幅器へ入力する変調信号をあらかじめ歪ませておき、送信増幅器で発生する非線形歪を相殺するようにしたいわゆるブレディストータを有する補正方式がよく使用されている。この補正方式では、無線機の送信部に受信回路および復調回路を設けるか、受信部の一部を利用して、送信増幅器の出力の一部を検波した後、復調して入力信号と比較し、その比較値から歪補正值を求めて補正し、復調した値との差が常になくなるように制御する方式が知られている。

【0003】図2に従来の無線機の一部を、図4に送信波形の一例を示し、従来例の動作を説明する。図4に示すように、送信波形は、図4(a)に示す送信スロット41、42・・・のタイミングにおいて、図4(b)に示すようなブリアンブル信号43と送信データ44の変調波を送出するものである。(図4(b)の送信波形は、図4(a)に示す1つの送信スロットタイミングで送信する送信波形を拡大して示している。)

図2に示すように、従来の無線機では、入力端子1に印加された送信入力信号は、乗算器2を介してD/A変換器3へ出力される。D/A変換器3に入力された送信入力信号は、D/A変換器3でアナログ信号に変換され、変調器4へ出力される。変調器4では、入力されたアナログ信号となっている送信入力信号により、変調器4に別途入力された高周波信号を変調して変調信号とし、変調信号を送信増幅器5へ出力する。送信増幅器5に入力した変調信号は、送信増幅器5で所要電力まで増幅されて送信出力信号となり、分波器6を介してアンテナ7へ出力され、アンテナ7より送信される。

【0004】このとき、一部の送信出力信号は、帰還回路をなす減衰器8を通りスイッチ回路20で選択されて受信部の復調器10に入力する。復調器10に入力した送信出力信号は、復調器10で復調されて復調送信出力信号となり、A/D変換器11へ出力される。A/D変換器11に入力した復調送信出力信号は、デジタル信号に変換され、歪補正值演算記憶部19へ出力される。歪補正值演算記憶部19は、ブリアンブル信号受信メモリ18、歪補正值演算回路12、遅延検出回路16、可

変遷延器15、歪補正值記憶メモリ13、メモリアドレス算出回路14で構成されており、歪補正值演算記憶部19に入力した復調送信出力信号は、まず、プリアンプル信号受信メモリ18において、入力した復調送信出力信号の図4(b)に示す送信データの前に出力されるプリアンプル信号が、送信増幅器5を通り復調された信号として記憶される。つぎに、プリアンプル信号受信メモリ18から出力される復調プリアンプル信号と、送信入力信号の入力プリアンプル信号とを歪補正值演算回路12に入力して、歪補正值演算回路12で比較演算し、送信増幅器5による歪補正值を算出する。

【0005】しかし、前記2つのプリアンプル信号には遅延差が生じているため、歪補正值演算回路12に入力される前に、プリアンプル信号受信メモリ18の出力と送信入力信号とから遅延検出回路16で復調プリアンプル信号の遅延量を検出し、送信入力信号を、検出した遅延量分だけ可変遅延器15で遅延させ、復調プリアンプル信号と入力プリアンプル信号の位相を合わせている。歪補正值演算回路12において入力信号の振幅値に対応する補正值を求め、歪補正值記憶メモリ13へ出力し、歪補正值記憶メモリ13に、送信入力信号の振幅値に対応したメモリアドレス算出回路14からのアドレスにより、歪補正值を記憶する。つぎの送信入力信号で、送信入力信号の振幅値に対応した歪補正值を歪補正值演算記憶部19を構成する歪補正值記憶メモリ13から出力し、乗算器2で送信入力信号を補正し、送信増幅器5から出力される送信出力信号に歪がないように補正する。

#### 【0006】

【発明が解決しようとする課題】従来の無線機では、送信増幅器で発生する歪を補正するのに、極く僅かの時間送信するプリアンプル信号だけを使用して歪補正を行なっていたため、特定のサンプリングポイントでしかデータが無く、そのため歪補正值の算出において全入力レベルに対する歪補正值が得られず、補間等により歪補正值を求める必要があり、歪補正值演算において誤差が大きくなり、隣接チャネル漏洩電力等規格を満足しない場合があるという問題があった。本発明は、前記問題を解決するために、送信増幅器の送信出力信号を減衰器で減衰させて帰還させる帰還回路の入力側と出力側にそれぞれスイッチ回路を設け、各スイッチ回路を各送信スロット終了毎に切り換えるとともに、各送信スロット間の空きスロットの間にテスト信号を使用して送信増幅器の歪補正值を算出し、テスト信号による歪補正值を使用して、送信増幅器の出力で発生する歪を補正するようにした無線機および無線機の使用方法を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】前記目的を達成するため、本発明の無線機は、少なくとも、送信入力信号により変調された変調信号を增幅する送信増幅器と、該送信

増幅器の送信出力信号を帰還させる、減衰器を有する帰還回路と、該帰還回路により帰還した前記送信出力信号を復調した復調送信出力信号と前記送信入力信号とを比較して歪補正值を算出し記憶する歪補正值算出記憶部とを具備し、前記歪補正值算出記憶部より読み出した前記歪補正值により、前記送信入力信号を前記送信入力信号の振幅値に応じて歪ませ、前記送信増幅器の出力歪を補正した前記送信出力信号をアンテナへ出力するようにした無線機において、前記送信増幅器の出力を前記減衰器を有する前記帰還回路または前記アンテナへ切り換え接続するスイッチ回路と、前記減衰器を有する前記帰還回路からの前記送信出力信号または前記アンテナからの受信入力信号を復調回路へ切り換え接続するスイッチ回路とを具備し、前記各スイッチ回路を前記送信入力信号の各送信スロット終了毎に前記帰還回路側に切り換えるものである。

【0008】また、さらに詳しくは、本発明の無線機の歪補正值演算記憶部は、送信入力信号より振幅値に応じてアドレスを算出するメモリアドレス算出回路と、前記アドレスにより記憶している歪補正值を読み出す歪補正值記憶メモリと、前記送信入力信号を遅延させ、遅延した前記送信入力信号を出力する可変遅延器と、前記遅延した送信入力信号と復調送信出力信号とを比較して前記復調送信出力信号の遅延量を検出し、前記可変遅延器へ出力する遅延検出回路と、前記可変遅延器からの前記遅延した送信入力信号と前記復調送信出力信号とを比較し演算して前記歪補正值を前記歪補正值記憶メモリへ出力する歪補正值演算回路とを有するものである。また、本発明の無線機の使用方法は、各スイッチ回路を送信入力信号の各送信スロット終了毎に帰還回路へ切り換えるとともに、前記送信入力信号の前記送信スロットと前記送信スロットとの間にテスト信号スロットを設けて、該テスト信号スロット毎にテスト信号を送信入力信号として入力し、前記テスト信号を帰還させ復調し、歪補正值演算記憶部で比較する復調送信入力信号として使用し、送信増幅器で発生する出力歪を補正するものである。

【0009】

【作用】本発明の無線機は、少なくとも、送信入力信号により変調された変調信号を增幅する送信増幅器と、該送信増幅器の送信出力信号を帰還させる、減衰器を有する帰還回路と、該帰還回路により帰還した前記送信出力信号を復調した復調送信出力信号と前記送信入力信号とを比較して歪補正值を算出し記憶する歪補正值算出記憶部とを具備し、前記歪補正值算出記憶部より読み出した前記歪補正值により、前記送信入力信号を前記送信入力信号の振幅値に応じて歪ませ、前記送信増幅器の出力歪を補正した前記送信出力信号をアンテナへ出力するようにした無線機であって、具備している前記送信増幅器の出力を前記減衰器を有する前記帰還回路または前記アンテナへ切り換え接続するスイッチ回路と、前記減衰器を

有する前記帰還回路からの前記送信出力信号または前記アンテナからの受信入力信号を復調回路へ切り換えるスイッチ回路とを、前記送信入力信号の各送信スロット終了毎に前記帰還回路側に切り換える。

【0010】また、本発明の無線機の歪補正値演算記憶部が有する、メモリアドレス算出回路は送信入力信号より振幅値に応じてアドレスを算出し、歪補正値記憶メモリは前記アドレスにより記憶している歪補正値を読み出し、可変遅延器は前記送信入力信号を遅延させて遅延した前記送信入力信号を出力し、遅延検出回路は前記遅延した送信入力信号と復調送信出力信号とを比較して前記復調送信出力信号の遅延量を検出して前記可変遅延器へ出力し、歪補正値演算回路は前記可変遅延器からの前記遅延した送信入力信号と前記復調送信出力信号とを比較し演算して前記歪補正値を前記歪補正値記憶メモリへ出力する。また、本発明の無線機の使用方法は、各スイッチ回路を送信入力信号の各送信スロット終了毎に帰還回路へ切り換えるとともに、前記送信入力信号の前記送信スロットと前記送信スロットとの間にテスト信号スロットを設けて、該テスト信号スロット毎にテスト信号を送信入力信号として入力し、前記テスト信号を帰還させ復調し、歪補正値演算記憶部で比較する復調送信入力信号として使用し、送信増幅器で発生する出力歪を補正する。

#### 【0011】

【実施例】本発明による無線機の一実施例を図1、図3を使用して説明をする。図3に示すように、通常の送信波形は、従来と同様に図3(a)に示す送信スロット31、32・・・のタイミングにおいて、各スロット毎にブリアンブル信号と送信データの変調波を送信するものである。図3(a)に示す送信スロット31、32・・・は、自チャネルの送信時間であるが、送信スロット31、32・・・の間は、他チャネルの送信時間である。本発明による無線機においては、送信スロット31、32・・・の間の他チャネルの送信時間のときに、つまり、図3(b)に示すテスト信号スロット35、36・・・のタイミングにおいて、図3(c)に1例として示すようなテスト信号をアンテナから送信せずに帰還させ、このテスト信号を使用して歪補正値を演算する。

【0012】図1は無線機の一部を示しており、図1において、1は送信入力信号が印加される入力端子、14はアドレスを算出するメモリアドレス算出回路、13は、歪補正値を記憶している歪補正値記憶メモリ、2は入力した送信入力信号に歪補正値を乗算する乗算器(計算器でも良いが、以下の説明は乗算器で行なう。)、3は歪補正値を乗算した送信入力信号をアナログ信号に変換するDA変換器、4はアナログ信号により高周波信号を変調する変調器、5は変調信号を所要出力まで增幅する送信増幅器、9aは、送信増幅器5の出力を帰還回路またはアンテナ7側へ切り換えるスイッチ回路、6は分

波器、8は帰還回路を構成する減衰器、9bは、分波器6からの受信信号または減衰器8を有する帰還回路からの送信出力信号を復調器10に切り換えるスイッチ回路、11は、復調器10からの復調送信入力信号をデジタル信号に変換するAD変換器、15は入力した送信入力信号を遅延する可変遅延器、12は復調送信入力信号と遅延送信入力信号とから歪補正値を演算する歪補正値演算回路、16は復調送信入力信号と遅延送信入力信号とから遅延量を検出する遅延検出回路、17は、メモリアドレス算出回路14、歪補正値記憶メモリ13、可変遅延器15、歪補正値演算回路12、遅延検出回路16で構成する歪補正値演算記憶部を示す。

【0013】図1は本発明による無線機の一部を示しており、まず、通常の送信動作状態を説明する。入力端子1に印加された送信入力信号は、乗算器2と、歪補正値演算記憶部17を構成するメモリアドレス算出回路14と可変遅延器15に入力する。メモリアドレス算出回路14では、入力した送信入力信号に対応するアドレスを算出して歪補正値記憶メモリ13へ出力し、歪補正値記憶メモリ13は入力したアドレスに対応する歪補正値を乗算器2へ出力する。乗算器2は、入力端子1から入力した送信入力信号に歪補正値を乗算し、DA変換器3へ歪補正値を乗算した送信入力信号を出力し、DA変換器3は、歪補正値を乗算した送信入力信号をアナログ信号に変換して変調器4へ出力する。変調器4は、入力したアナログ信号により、変調器4に別途入力される高周波信号を変調し、変調信号を送信増幅器5へ出力する。送信増幅器5は、入力した変調信号を所要出力まで增幅し、送信出力信号をスイッチ回路9aと分波器6を介してアンテナ7へ出力し、アンテナ7から送信する。

【0014】前述の通常の送信動作で、図3(a)に示す1送信スロットの送信が終了すると、送信スロット信号に同期してスイッチ回路9a、9bが切り換わり、帰還回路である減衰器8と送信増幅器5および復調器10とが接続されるとともに、入力端子1の送信入力信号も変わり、図3(b)に示すテスト信号スロットのタイミングで、例えば図3(c)に示すようなテスト信号が入力され、前述の入力端子1からスイッチ9aまでの各機器では、前述の通常の送信と同じように処理され変調テスト信号となる。つぎに変調テスト信号は、帰還回路である減衰器8を通り、スイッチ回路9bを介し受信部に入力される。受信部に入力した変調テスト信号は、復調回路10で復調され復調テスト信号となり、A/D変換器11でデジタル信号に変換される。A/D変換器11からの復調テスト信号は、歪補正値演算記憶部17に入力して歪補正値を演算し記憶する。まず、歪補正値演算回路12で歪補正値を算出するが、しかし、歪補正値演算回路12に入力される復調テスト信号は遅延しているので、復調テスト信号と入力テスト信号とを遅延検出回路16に入力して遅延量を検出し、検出した遅延量分

だけ可変遅延器15に入力した入力テスト信号を遅延させ、復調テスト信号に位相を合わせる。

【0015】つぎに歪補正值演算回路12で歪補正值を算出して歪補正值記憶メモリ13へ出力し、歪補正值記憶メモリ13において、メモリアドレス算出回路14で算出された入力信号の振幅値に対応したアドレスに歪補正值を記憶する。つぎの入力テスト信号で、メモリアドレス算出回路14から入力テスト信号の振幅値に対応したアドレス信号が歪補正值記憶メモリ13へ出力され、歪補正值が歪補正值記憶メモリ13から乗算器2へ出力され、乗算器2でつぎの入力テスト信号に歪補正がなされ、送信増幅器5の出力で歪が無いように補正する。1つのテスト信号スロットが終わると、スイッチ回路9a、9bは切り換わり、分波器6側に接続され、ふたたび通常の送信動作が行なわれる。

#### 【0016】

【発明の効果】本発明によれば、送信増幅器の送信出力信号を減衰器で減衰させて帰還させる帰還回路の入力側と出力側にそれぞれスイッチ回路を設け、各スイッチ回路を各送信スロット終了毎に帰還回路側へ切り換えるとともに、各送信スロット間の空きスロットの間にテスト信号を使用して送信増幅器の歪補正值を算出し、テスト信号による歪補正值を使用して、送信増幅器の出力で発生する歪を補正するようにした無線機および無線機の

使用方法を提供することができ、歪補正值算出の演算誤差を最小にし、遅延量算出において、演算時間を短時間で算出するのに有効である。

#### 【図面の簡単な説明】

【図1】本発明による無線機の一部を示す回路ブロック図。

10 【図2】従来の無線機の一部を示す回路ブロック図。

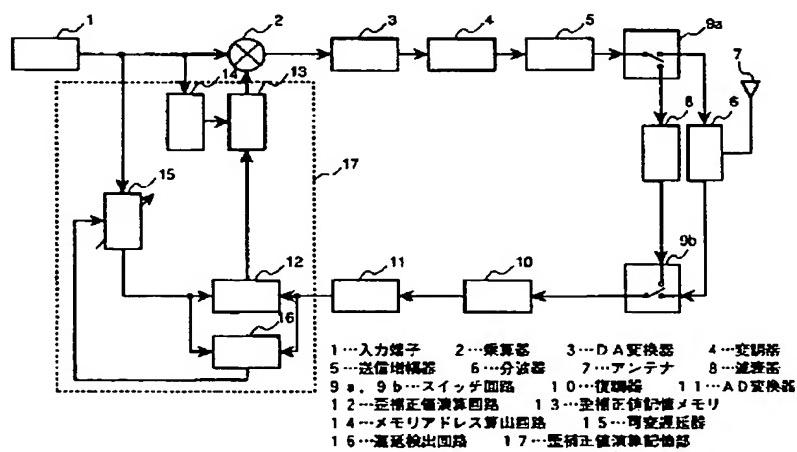
【図3】本発明による無線機で使用する(a)送信スロットのタイミング、(b)テスト信号スロットのタイミング、(c)テスト信号例を示す図。

【図4】無線機で使用する(a)送信スロットのタイミング、(b)送信信号例を示す図。

#### 【符号の説明】

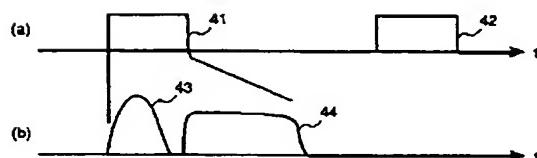
1…入力端子、2…乗算器、3…DA変換器、4…変調器、5…送信増幅器、6…分波器、7…アンテナ、8…減衰器、9a、9b、20…スイッチ回路、10…復調器、11…AD変換器、12…歪補正值演算回路、13…歪補正值記憶メモリ、14…メモリアドレス算出回路、15…可変遅延器、16…遅延検出回路、17…歪補正值演算記憶部、18…プリアンブル信号受信メモリ、19…歪補正值演算記憶部、31、32、41、42…送信スロット信号、35、36…テスト信号スロット、37、38、39…テスト信号、43…プリアンブル信号、44…送信データ。

【図1】

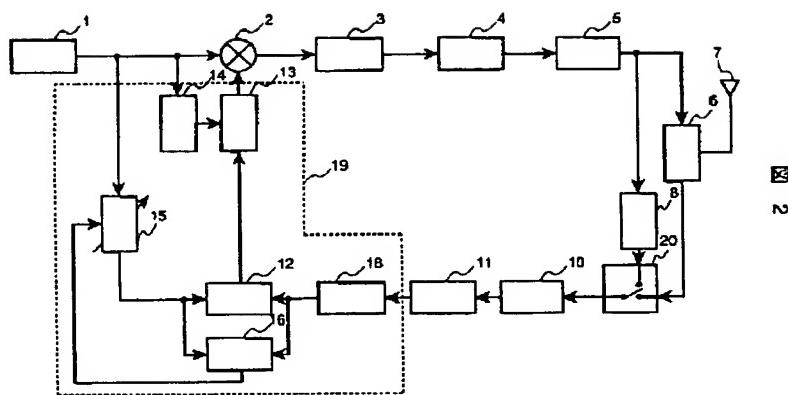
図  
一

【図4】

図 4



【図2】



【図3】

3

